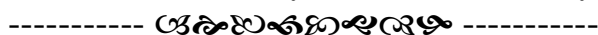


TRƯỜNG ĐẠI HỌC HỒNG ĐỨC
KHOA KỸ THUẬT - CÔNG NGHỆ



ĐỀ CƯƠNG CHI TIẾT

HỌC PHẦN

ĐIỆN TỬ SỐ

SỐ TÍN CHỈ: 3

MÃ HỌC PHẦN: 177082

DÙNG CHO NGÀNH KỸ THUẬT ĐIỆN

BẠC ĐẠI HỌC

(Theo chương trình Kỹ thuật điện được ban hành theo Quyết định số 1731/QĐ-ĐHHD
ngày 01 tháng 9 năm 2021 của Hiệu trưởng trường ĐH Hồng Đức)

THANH HÓA, NĂM 2021

Trường Đại học Hồng Đức
Khoa Kỹ thuật - Công nghệ
Bộ môn KT Điện - Điện tử

Đề cương chi tiết học phần
ĐIỆN TỬ SỐ
Mã học phần: 177082

1. Thông tin về giảng viên:

- Giảng viên 1:

Họ và tên: Phạm Thị Hà
Chức danh, học hàm, học vị: Giảng viên, Thạc sĩ
Địa điểm làm việc: Bộ môn Kỹ thuật điện - Điện tử, Khoa KTCN.
Địa chỉ liên hệ: Khoa KTCN - trường ĐHHĐ, nhà A3 CSC
Điện thoại: 0976.245.316
E-mail: Phamthiha@hdu.edu.vn

- Giảng viên 2:

Họ và tên: Nguyễn Lê Thi.
Chức danh, học hàm, học vị: Giảng viên, Thạc sĩ
Địa điểm làm việc: Bộ môn Kỹ thuật điện - Điện tử, Khoa KTCN.
Địa chỉ liên hệ: Khoa KTCN - trường ĐHHĐ, nhà A3 CSC
Điện thoại: 0912.034.387
E-mail: Nguyenlethi@hdu.edu.vn

2. THÔNG TIN CHUNG VỀ HỌC PHẦN.

Tên ngành: Đại học Kỹ thuật điện

Tên học phần: Điện tử số

Số tín chỉ: 3

Học kỳ: 4

Học phần: Bắt buộc Tự chọn

Các học phần tiên quyết: Không

Các học phần kế tiếp:

Các học phần tương đương, học phần thay thế: Không

Giờ tín chỉ đối với các hoạt động:

+ Nghe giảng lý thuyết: 27

+ Làm bài tập trên lớp: 18

+ Thảo luận: 18

+ Thực hành:

+ Hoạt động theo nhóm:

+ Tự học: 135

Địa chỉ của Bộ môn phụ trách học phần:

Bộ môn Kỹ thuật điện - Điện tử: Phòng 205, nhà A3, CSC Đại học Hồng Đức.

3. NỘI DUNG HỌC PHẦN :

Nội dung: Giới thiệu về hệ đếm và mã số, đại số logic, các hàm logic cơ bản, các phương pháp biểu diễn và tối thiểu hóa hàm logic. Các họ vi mạch logic cơ bản. Thiết kế mạch logic tổ hợp: bộ số học ; bộ hợp kênh và phân kênh ; các mạch mã hóa ; giải mã và chuyển mã. Các mạch logic dãy: các trigơ ; thiết kế các mạch đếm ; bộ chia tần, các mạch ghi dịch ; biến đổi

tương tự số; số tương tự ; các bộ nhớ bán dẫn

Năng lực đạt được sau khi học xong học phần: Tra cứu được các IC số. Phân tích chức năng, cách phân loại và cách đọc các thông số trên sản phẩm linh kiện điện tử cơ bản. Chuyển đổi được các hệ đếm, biến diễn và rút gọn được các hàm logic, thiết kế và vẽ được các mạch logic. Lắp được một số mạch điện tử số đơn giản.

4. MỤC TIÊU CỦA HỌC PHẦN:

Mục tiêu	Mô tả	Chuẩn đầu ra CTĐT
1.	<p>Kiến thức: Sinh viên nắm đ- ọc những kiến thức cơ bản về kỹ thuật điện số: Các hệ đếm và mã số, đại số lôgic, các hàm lôgic cơ bản và ph- ong pháp tối thiểu hóa hàm logic để thiết kế mạch lôgic tổ hợp, các mạch hợp kênh và phân kênh, biết thiết kế các mạch logic dãy, các mạch biến đổi số t- ong tự và t- ong tự số, các bộ nhớ bán dẫn</p>	<p>Chuyển đổi thành thạo được các hệ đếm. Tối thiểu hóa và thiết kế được các mạch số tổ hợp</p>
2.	<p>* Kỹ năng: Có kỹ năng sử dụng và chuyển đổi các hệ đếm, tối thiểu hóa hàm logic và thiết kế mạch logic tổ hợp sử dụng các IC số LSI và MSI, các mạch chuyển mã. Có kỹ năng thiết kế các mạch đếm theo các môđul khác nhau và sử dụng các phần tử nhớ cơ bản khác nhau.</p>	<p>Thiết kế và lắp được các mạch số ứng dụng trong thực tế</p>
3.	<p>Thái độ: Có ý thức của ng- òi cán bộ kỹ thuật trong sự nghiệp công nghiệp hóa và hội nhập quốc tế, th- ờng xuyên trau dồi kiến thức và cập nhật thông tin mới về chuyên ngành điện, điện tử. Có tác phong Khoa học - Kỹ thuật đối với ng- òi kỹ s- ngành điện, điện tử t- ong lai. Thực hiện đúng các tiêu chuẩn, quy phạm, quy trình trong thiết kế và tính toán, lựa chọn các thiết bị trong mạch số tổ hợp.</p>	<p>Yêu nước, yêu nghề, có phẩm chất đạo đức tốt, có thái độ và đạo đức nghề nghiệp đúng đắn, có ý thức kỷ luật và tác phong công nghiệp, sẵn sàng đấu tranh ủng hộ, bảo vệ quan điểm khoa học chân chính, đam mê tìm hiểu, khám phá về môn học</p>
4.	<p>Năng lực: <i>Thiết kế được các mạch logic trong lĩnh vực điện tử số.</i></p>	<p>Có năng lực thiết kế các mạch logic trong điện tử số; có sáng kiến trong quá trình thực hiện nhiệm vụ được giao; có</p>

		khả năng đưa ra được kết luận về các vấn đề chuyên môn, nghiệp vụ thông thường và một số vấn đề phức tạp về mặt kỹ thuật.
--	--	---

5. CHUẨN ĐẦU RA HỌC PHẦN

TT	Kết quả mong muốn đạt được	Mục tiêu	Chuẩn đầu ra CTĐT
A	Thiết kế được các mạch logic tổ hợp	Hiểu được các bước tính toán, thiết kế, lựa chọn các thiết bị trong hệ thống cung cấp điện	Tư vấn, thiết kế, các công trình thuộc ngành điện
B	Tổ chức thi công, vận hành được các thiết bị số trong thực tế	Vận dụng các kiến thức đã học tính toán, thiết kế, lựa chọn các thiết bị cho mạch điện tử số trong thực tế.	Vận hành, quản lý điều hành, tổ chức thi công các mạch số ứng dụng trong thực tế

6. Nội dung chi tiết học phần:

Ch- ơng I. Các hệ thống đếm và mã số.

1.1. Các hệ thống đếm

1.2. Chuyển đổi một số từ hệ đếm này sang hệ đếm khác.

1.2.1. Chuyển từ các hệ đếm khác sang hệ 10.

1.2.2. Chuyển từ hệ 10 sang hệ khác.

1.3. Các phép tính số học trong hệ 2.

1.3.1. Phép cộng.

1.3.2. Phép trừ.

1.3.3. Phép nhân.

1.3.4. Phép chia.

1.4. Mã hóa số của hệ thập phân.

1.5. Mã các chữ cái, chữ số.

1.6. Khái niệm về số bù.

1.7. Biểu diễn số âm trong hệ nhị phân.

Ch- ơng II. Đại số logic.

2.1. Các định luật cơ bản của đại số Boole

2.2. Các hàm logic cơ bản .

2.2.1. Hàm hoặc (OR)- Phép cộng logic.

2.2.2. Hàm và (AND)- Phép nhân logic.

2.2.3. Hàm đảo (NOT)- Phép phủ định.

2.2.4. Hàm không hoặc (NOR).

2.2.5. Hàm không và (NAND)

2.2.6. Hàm logic phức hợp.

2.3. Các ph- ơng pháp biểu diễn hàm logic .

2.3.1. Khái niệm về Maxterm và Minterm.

2.3.2. Các tính chất cơ bản của Maxterm và Minterm.

2.3.3. Ph- ơng pháp liệt kê thành bảng trạng thái.

2.3.4. Biểu diễn bằng ph- ơng pháp giải tích.

2.3.5. Biểu diễn bằng bảng Karnaugh.

2.3.6. Biểu diễn bằng hình học.

2.4. Ph- ơng pháp tối thiểu hóa hàm logic.

2.4.1. Tối thiểu hóa bằng ph- ơng pháp giải tích.

2.4.2. Tối thiểu hóa bằng bảng Karnaugh (bìa Các nô).

2.4.1.1. Hàm ở dạng chuẩn tắc tuyển.

2.4.1.2. Hàm ở dạng chuẩn tắc hội.

2.4.3. Tối thiểu hóa hàm logic không hoàn toàn xác định.

2.5. Chuyển đổi biểu thức OR-AND tối thiểu thành biểu thức tối thiểu dạng NAND-NAND, NORAND, NOR-NOR.

Ch- ơng III: Các họ vi mạch logic cơ bản.

3.1. Đặc điểm chung của các vi mạch logic.

3.2. Họ logic RTL (Resistor- Transistor- Logic).

3.2.1. Mạch đảo (NOT).

3.2.2. Mạch không hoặc (NOR).

3.2.3. Mạch và (AND).

3.3. Mạch logic họ DTL (Diode- Transistor- Logic).

3.3.1. Mạch đảo (NOT)

3.3.2. Mạch không và (NAND).

3.4. Họ logic TTL (Transistor-Transistor-Logic).

3.4.1. Mạch đảo (NOT).

3.4.2. Mạch không và (NAND).

3.4.3. Mạch không hoặc (NOR).

3.5. Họ CMOS (Complementary-Metal- Oxyde- Semiconductor).

3.5.1. Mạch không hoặc (NOR).

3.5.2. Mạch không và (NAND).

3.6. Họ ECL (Emitter Coupled Logic).

3.6.1. Cửa OR/NOR 2 lối vào họ ECL.

3.6.2. Cửa OR/NOR họ ECL 10K 2 lối vào.

Ch- ong IV: Thiết kế mạch logic tổ hợp.

4.1. Ph- ong pháp thiết kế các mạch logic tổ hợp.

4.2. Mạch số học: Bộ tổng.

4.2.1. Bộ tổng bán phần (Half Adder: HA).

4.2.2. Bộ tổng toàn phần (Full Adder: FA).

4.2.3. Mạch tổng hai số nhị phân n bit.

4.2.4. Bộ cộng song song tính tr- ớc số nhớ.

4.3. Bộ hiệu.

4.3.1. Mạch hiệu bán phần (Half Subtractor: HS).

4.3.2. Mạch hiệu toàn phần (Full Subtractor: FS).

4.3.3. Mạch trừ hai số nhị phân n bit.

4.4. Bộ nhân.

4.5. Bộ so sánh.

4.5.1. Mạch so sánh bằng nhau hai số nhị phân 1 bit.

4.5.2. Mạch so sánh bằng nhau hai số nhị phân n bit.

4.5.3. Mạch so sánh vạm năng hai số nhị phân một bit.

4.5.4. Mạch so sánh vạm năng hai số nhị phân n bit.

4.6. Hợp kênh và phân kênh.

4.6.1. Bộ hợp kênh (chọn kênh) (multiplexer: Mux).

4.6.2. Bộ phân kênh (Demultiplexer: DMux).

4.7. Các mạch biến đổi mã và chuyển mã.

4.7.1. Chuyển từ mã thập phân sang mã BCD.

4.7.2. Biến đổi mã nhị phân sang mã “1 từ n”.

4.7.3. Bộ giải mã BCD sang mã 7 dấu.

Ch- ong V: Các mạch trigơ

5.1. Trigơ R-S.

5.1.1. Trigơ R-S không đồng bộ.

5.1.2. Trigơ R-S đồng bộ.

5.2. Trigơ D (Delay).

5.3. Trigơ chính-phụ (Trigơ M-S).

5.4. Trigơ vạm năng J-K.

5.5. Trigơ đếm T.

5.6. Chuyển đổi Trigơ vạm năng J-K thành các loại Trigơ khác.

5.6.1. Chuyển đổi Trilog J-K thành Trilog R-S.

5.6.2. Chuyển đổi Trilog J-K thành Trilog đếm T.

Chương VI: Các mạch logic dãy

6.1. Các bộ đếm nhị phân.

6.1.1. Đếm nhị phân kiểu nối tiếp (không đồng bộ).

6.1.2. Đếm nhị phân kiểu song song (đồng bộ).

6.2. Bộ đếm nhị phân có mô đun đếm bất kỳ.

6.3. Bộ đếm nhị phân ng-ợc (trừ xung).

6.4. Bộ đếm nhị phân thuận ng-ợc.

6.5. Các mạch ghi dịch.

6.5.1. Mạch ghi song song.

6.5.2. Mạch ghi nối tiếp.

6.5.3. Mạch ghi vừa ghi nối tiếp dịch phải, vừa ghi song song.

6.5.1. Bộ ghi nối tiếp vừa dịch phải vừa dịch trái.

6.6. Bộ chia tần.

7. Học liệu:

7.1. Tài liệu bắt buộc.

[1] TS. Nguyễn Việt Nguyên- *Giáo trình Kỹ thuật số*. NXB Giáo dục- 2010.

7.2. Tài liệu tham khảo.

[2]. Nguyễn Thúy Vân- *Kỹ thuật số*, NXB Khoa học và Kỹ thuật Hà Nội- 2004.

[3]. Đặng Văn Chuyêt- *Kỹ thuật điện tử số*, NXB Giáo dục- 2005.

[4]. Đỗ Xuân Thụ- *Kỹ thuật điện tử*. NXB Giáo dục- 2011.

8. Hình thức tổ chức dạy học:

8.1. Lịch trình chung

Nội dung	Hình thức tổ chức dạy học phân							Tổng
	Lý thuyết	Bài tập	Thảo luận	Thực hành	Tự học, tự NC	T- vấn của GV	KT-ĐG	
Ch-ong 1. Các hệ thống đếm và mã số	5	4	1		10	1		3,5
Ch-ong 2. Đại số Logic	6	8	2		10	2	20'	6
Ch-ong 3. Các họ vi mạch Logic cơ bản	3		5		20	1	20'	4
Ch-ong 4. Thiết kế mạch logic tổ hợp	6	3	3		20	2	60'	7
Ch-ong 5. Các mạch Trigơ	1	1	2		10	1	20'	4
Ch-ong 6. Các mạch Logic dãy	4	2	3		20	2	20'	5,5
Tổng (tiết)	27	18	18	0	90			53

8.2. Lịch trình cụ thể cho từng nội dung.

Nội dung 1, tuần 1: Các hệ thống đếm và mã số.

Hình thức TCDH	Thời gian, địa điểm	Nội dung chính tuần 1	Mục tiêu cụ thể	Yêu cầu SV chuẩn bị
Lý thuyết	2 Phòng...	Ch-ong 1. Các hệ thống đếm và mã số. 1.1. Các hệ thống đếm. 1.2. Chuyển đổi một số từ hệ đếm này sang hệ đếm khác. 1.3 Phép tính số học trong hệ 2	- Nắm vững các nguyên tắc đếm của các hệ đếm. - Nắm đ-ợc ph-ong pháp chuyển đổi một số từ hệ đếm này sang hệ đếm khác - Có kỹ năng thực hiện các phép tính số học trong hệ nhị phân.	Đọc tài liệu [1] trang 1→20. Thế nào là cơ sở của hệ đếm ? các hệ thống đếm thông dụng ?
Thảo luận	1 Phòng...	1. Mã hóa số của hệ thập phân. 2. Số bù.	- Nắm đ-ợc số thập phân đ-ợc mã hóa trong các hệ thông dụng : Hệ nhị phân BCD, Mã Gray - Có kỹ năng biểu diễn 1 số của hệ 10 trong mã BCD.	Đọc tài liệu [1] trang 19→21. thế nào là mã BCD ? Việc biểu diễn 1 số nhị phân bất kỳ?
Bài tập	2	-Chuyển đổi một số thập phân sang nhị phân BCD và sang hệ Hecxa (hệ 16). -Các phép tính số học trong hệ 2.	Nắm vững phương pháp chuyển đổi 1 số hệ 2 sang hệ BCD và hệ hecxa 16 - Có kỹ năng tính toán các phép tính số học của hệ 2.	Làm bài tập GV giao và theo sự hướng dẫn của GV. Quy luật tính các số nhớ?
Tự học	1 Ở nhà	1. Mã các chữ cái và chữ số 2. Biểu diễn số âm trong hệ nhị phân.	- Nắm vững mã các chữ số của hệ 10. - Có kỹ năng biểu diễn số âm trong hệ nhị phân.	Đọc tài liệu [1] trang 14→15. Thế nào là số bù 1 và bù 2 ? Cách biểu diễn số âm trong hệ nhị phân ?
T- vấn	1 VPK	T- vấn về các vấn đề SV ch- a nắm rõ về các hệ đếm theo mô dul bất kỳ.	Mở rộng các kiến thức về hệ đếm cho SV.	Các câu hỏi cần giải đáp về hệ đếm.

Nội dung 2, tuần 2: Đại số Logic .

Hình thức TCDH	Thời gian, địa điểm	Nội dung chính tuần 2	Mục tiêu cụ thể	Yêu cầu SV chuẩn bị
Lý thuyết	2 Phòng..	Chương 2: Đại số Logic. 1. Các định luật cơ bản của Đại số logic. 2. Các hàm logic cơ bản.	- SV nắm được các định luật cơ bản của đại số logic, các hàm logic cơ bản. - Có kỹ năng sử dụng các tính chất cơ bản của đại số logic để tối thiểu hóa hàm logic.	Đọc tài liệu [1] tr 22-26. Các tính chất cơ bản của đại số logic ? Các hàm logic cơ bản?
Thảo luận	1	- Maxterm và Minterm. - Các tính chất cơ bản của Maxterm và Minterm	-Nắm vững khái niệm Maxterm và Minterm - Có kỹ năng sử dụng các Maxterm và Minterm để biểu diễn hàm logic	Đọc tài liệu [2] tr 12-14. Thế nào là Maxterm và Minterm ?
Bài tập	2 Phòng..	- Các phương pháp biểu diễn hàm logic. - Biểu diễn bằng bìa Các nô	- SV nắm vững các phương pháp biểu diễn hàm logic. - Có kỹ năng biểu diễn hàm logic bằng bìa Các nô.	Làm bài tập tài liệu [2] tr 23. Biểu diễn hàm logic bằng bìa các nô đối với hàm 2,3,4,5 biến.
Tự học	1 Ở nhà	- Biểu diễn hàm logic bằng P ² liệt kê thành bảng trạng thái và P ² hình học	-Nắm vững cách biểu diễn hàm logic bằng phương pháp liệt kê thành bảng trạng thái, và p ² hình học. -Có kỹ năng biểu diễn bằng p ² bảng trạng thái.	Đọc tài liệu [1] tr 27. Tài liệu [2] trang 10-11. Thế nào là biểu diễn bằng bảng trạng thái ? và biểu diễn bằng p ² hình học ?
KT-ĐG	20' Phòng..	- Biểu diễn hàm logic bằng bảng Karnaugh.	Kiểm tra kiến thức của SV về biểu diễn hàm logic. Lấy ý kiến phản hồi từ SV.	-Lý thuyết và làm bài tập tài liệu [2] tr 23.
T- vấn	1 VPK	Các vấn đề sinh viên ch- a hiểu rõ về các p ² biểu diễn hàm logic.	Mở rộng kiến thức cho SV, giải đáp các thắc mắc của SV về biểu diễn hàm logic.	Các câu hỏi cần giải đáp.

Nội dung 2, tuần 3: Đại số logic (tiếp).

Hình thức TCDH	Thời gian, địa điểm	Nội dung chính tuần 3	Mục tiêu cụ thể	Yêu cầu SV chuẩn bị
Lý thuyết	2 Phòng..	- Phương pháp tối thiểu hóa hàm logic : Tối thiểu hóa bằng P^2 giải tích và bằng phương pháp bìa Các nô.	- Nắm vững cách tối thiểu hóa bằng p^2 giải tích và bằng bìa Các nô. - Có kỹ năng tối thiểu hóa bằng bìa Các nô	-Đọc tài liệu [1] tr 32- 33, - Đọc tài liệu [2] tr 32-33. Tại sao phải tối thiểu hóa hàm logic?
Bài tập, thảo luận	2 Phòng..	- Làm bài tập ch- ong 2 về tối thiểu hóa hàm logic. - Tối thiểu hóa hàm logic không hoàn toàn xác định.	- SV nắm vững phương pháp tối thiểu hóa hàm logic bằng p^2 giải tích và bằng bìa Các nô . - Có kỹ năng tối thiểu hóa bằng bìa Các nô. - Có kỹ năng tối thiểu hóa hàm logic không hoàn toàn xác định.	- Làm bài tập tài liệu [1] tr 38, tài liệu 2 Tr 35 Thế nào là các ô kề nhau? Cách gộp các ô kề nhau như thế nào?
Tự học	1 Phòng..	- Tối thiểu hóa hàm logic bằng dạng chuẩn tắc hội. - Chuyển đổi biểu thức OR-AND tối thiểu thành biểu thức tối thiểu dạng NAND-NAND, NORAND, NOR-NOR.	- Nắm vững Phương pháp tối thiểu hóa hàm logic dạng hội. - Có kỹ năng chuyển đổi biểu thức OR-AND tối thiểu thành biểu thức tối thiểu dạng NAND-NAND, NORAND, NOR-NOR.	- Đọc tài liệu [2] tr 34. - Đọc tài liệu [4] tr 117. P^2 gộp các ô hàm biểu diễn dạng chuẩn tắc hội ?
T- vấn	1 VPK	Các vấn đề thắc mắc về tối thiểu hóa hàm logic.	Mở rộng kiến thức cho SV, giúp SV nắm vững kiến thức về tối thiểu hóa hàm logic	Các câu hỏi thắc mắc.

Nội dung 3, tuần 4: Các họ vi mạch logic cơ bản.

Hình thức TCDH	Thời gian, địa điểm	Nội dung chính tuần 4	Mục tiêu cụ thể	Yêu cầu SV chuẩn bị
Lý thuyết	3 Phòng..	Ch- ơng III: Các họ vi mạch logic cơ bản. - Đặc điểm chung của các vi mạch logic. - Nguyên lý hoạt động của các Họ RTL, DTL, TTL đối với các mạch đảo, mạch hoặc, mạch không hoặc	- Nắm đ- ợc đặc điểm chung của các vi mạch logic. Giải thích đ- ược nguyên lý hoạt động của các mạch logic Họ RTL, DTL, TTL - Có kỹ năng giải thích nguyên lý chuyển mạch của các transistor theo các mức điện áp logic.	Đọc tài liệu [1] tr 41-47, tài liệu [2] tr 40-43. Đặc điểm của các mạch logic khác các vi mạch tương tự ở những điểm nào ?
Thảo luận	2 Phòng..	- Họ CMOS và họ ECL. Nguyên lý hoạt động của các mạch không hoặc và mạch không và.	- Nắm vững nguyên lý hoạt động của các họ IC số CMOS và họ ECL. - Có kỹ năng phân tích mạch điện làm việc của các họ CMOS và họ ECL	Đọc tài liệu [1] tr 41-47, tài liệu [2] tr 40-43. Nguyên lý chung các các họ CMOS và họ ECL ?
Tự học	1 Thư viện	- Cửa OR/NOR họ ECL 10K 2 lối vào	-Nắm đ- ược nguyên lý làm việc của các IC số Cửa OR/NOR họ ECL 10K 2 lối vào. -Có kỹ năng nhận biết ký hiệu của mạch điện IC số Cửa OR/NOR họ ECL 10K 2 lối	Đọc tài liệu [2] tr 48. Thế nào là họ ECL và đặc điểm của cửa OR/NOR họ ECL 10K 2 lối vào?
T- vấn	1 VPK	Các vấn đề SV thắc mắc về IC số họ CMOS và họ ECL.	Nâng cao nhận thức của SV về các vi mạch họ logic.	Các câu hỏi về Các vi mạch họ logic .

Nội dung 4, tuần 5: Thiết kế mạch Logic tổ hợp.

Hình thức TCDH	Thời gian, địa điểm	Nội dung chính tuần 5	Mục tiêu cụ thể	Yêu cầu SV chuẩn bị
Lý thuyết	2 Phòng..	Chương 4: Thiết kế mạch logic tổ hợp. - Phương pháp thiết kế mạch logic tổ hợp : Bộ tổng, Bộ hiệu.	- Nắm đ-ợc phương pháp thiết kế mạch logic tổ hợp, biết cách thiết lập các mạch cộng, trừ toàn phần số nhị phân theo tuyến và theo hội. - Có kỹ năng cộng trừ hai số nhị phân	Đọc tài liệu [1] tr 128 - 138. Tài liệu [2] trang 68-72. Thế nào là mạch bộ cộng bán phần và cộng đủ ?
Thảo luận, Bài tập	3 Phòng..	-Bộ cộng song song tính trước số nhớ -Mạch trừ hai số nhị phân n bit	- Nắm vững bộ cộng, trừ hai số nhị phân n bit, cộng song song tính trước số nhớ. - Có kỹ năng thiết kế mạch cộng, trừ hai số nhị phân n bit.	Đọc tài liệu [1] tr 130-132, tài liệu [2] trang 69-70. Mạch tính trước số nhớ thế nào ?
Tự học	1 Thư viện	-Bộ nhân hai số nhị phân.	- Nắm đ-ợc Bộ nhân hai số nhị phân.	- Đọc tài liệu [1] tr 133- 135. Nhân hai số ?
KT-ĐG	20'	Tối thiểu hóa hàm logic không hoàn toàn xác định	Đánh giá kiến thức của SV về tối thiểu hóa hàm logic -Lấy thông tin phản hồi từ kết quả kiểm tra.	Tối thiểu hóa hàm logic. Giấy kiểm tra
T- vấn	1 VPK	Các vấn đề về mạch số học.	SV nắm vững các kiến thức về mạch số học.	Chuẩn bị các câu hỏi về mạch số học

Nội dung 4, tuần 6: Thiết kế mạch Logic tổ hợp (tiếp).

Hình thức TCDH	Thời gian, địa điểm	Nội dung chính tuần 6	Mục tiêu cụ thể	Yêu cầu SV chuẩn bị
Lý thuyết	2 Phòng..	-Bộ so sánh : bộ so sánh bằng nhau, bộ so sánh vạn năng hai số nhị phân 1 bit. -Bộ hợp kênh và phân kênh.	- Nắm vững mạch so sánh hai số nhị phân 1 bit và mạch so sánh vạn năng hai số nhị phân n bit. - Có kỹ năng thiết kế mạch hợp kênh và phân kênh 4 bit.	- Đọc tài liệu [1] tr 123-126 - Đọc tài liệu [2] tr 72-74, 78-80. Thế nào là hợp kênh và phân kênh?
Bài tập, Thảo luận	3 Phòng..	- Mạch so sánh bằng nhau hai số nhị phân 4 bit. - Mạch so sánh vạn năng hai số nhị phân 4 bit. -Các mạch biến đổi mã và chuyển mã.	- Tính đ- ọc hệ số KĐ điện áp mạch EC, xác định điện trở vào và điện trở ra của. - Biết cách tính toán chế độ tĩnh và vẽ đ- ờng tải tĩnh, tải xoay chiều mạch CC.	Làm bài tập tài liệu [3] tr 91,92, 93. Hệ số khuếch đại điện áp mạch EC Phụ thuộc và gì?
Tự học	1 Thư viện	-Biến đổi mã nhị phân BCD sang mã '1 từ 10' -Bộ giải mã BCD sang mã 7 dấu.	- Nắm vững các nguyên tắc biến đổi mã và giải mã. Biết lập bảng trạng thái chuyển từ mã BCD sang các mã khác. - Có kỹ năng thiết kế mạch chuyển mã từ mã nhị phân BCD sang mã '1 từ n'	- Đọc tài liệu [1] tr 102-06. - Đọc tài liệu [2] tr 80-86 Các loại mã tiêu biểu? Thế nào là mã 7 đoạn?
KT-ĐG	20' Phòng..	Bộ cộng hai số nhị phân n bit.	KT kiến thức về xây dựng bộ cộng hai số nhị phân bất kỳ. Lấy ý kiến phản hồi từ SV	Làm các bài tập về mạch bộ cộng hai số nhị phân.
T- vấn	1 VPK	Biến đổi mã và chuyển mã.	Mở rộng các kiến thức cho SV, giúp SV nắm chắc kiến thức về các mạch biến đổi mã và chuyển mã	Chuẩn bị các câu hỏi về mạch biến đổi mã và chuyển mã.

Nội dung 5 tuần 7: Các TRIGƠ.

Hình thức TCDH	Thời gian, địa điểm	Nội dung chính tuần 7	Mục tiêu cụ thể	Yêu cầu SV chuẩn bị
Lý thuyết	3 Phòng..	<ul style="list-style-type: none"> - Trigo R-S đồng bộ và không đồng bộ. -Trigo D, Trigo chính phụ (M-S). - Trigo vạn năng JK. 	<ul style="list-style-type: none"> - Nắm vững đ- ọc bảng trạng thái và bảng kích của Trigo RS và các loại trigo khác để xây dựng mạch RS cũng như các loại trigo. - Có kỹ năng lập bảng trạng thái và bảng kích cho các loại Trigo. 	<ul style="list-style-type: none"> - Đọc tài liệu [1] tr 143-150. - Tài liệu [2] tr 102-110. Thế nào là mạch trigo, và Trigo chính phụ ? Đồng bộ ?
Thảo luận	2 Phòng..	<ul style="list-style-type: none"> - Trigo đếm T. - Cách chuyển đổi Trigo vạn năng JK thành các Trigo khác. 	<ul style="list-style-type: none"> - Nắm vững nguyên lý hoạt động và bảng trạng thái của Trigo đếm T. cách chuyển đổi Trigo JK thành các loại Trigo khác. - Có kỹ năng chuyển đổi Trigo JK thành trigo D. 	<ul style="list-style-type: none"> - Đọc tài liệu [2] tr 113-117. - Phương pháp chuyển đổi giữa các loại Trigo?
Tự học	1 Thư viện	- Chuyển đổi Trigo vạn năng Jk thành Trigo đếm T.	<ul style="list-style-type: none"> Nắm đ- ọc vững cách chuyển đổi giữa Trigo vạn năng JK thành các trigo khác. Có kỹ năng chuyển đổi trigo vạn năng JK thành trigo đếm T. 	<ul style="list-style-type: none"> Đọc tài liệu [2] tr 113-115. Nguyên tắc chuyển đổi giữa các trigo?
T- vấn.	1 VPK	T- vấn các nội dung liên các mạch Trigo số.	Làm cho SV nắm vững kiến thức về mạch Trigo số, nguyên tắc chuyển đổi trạng thái các trigo.	SV chuẩn bị các câu hỏi về mạch trigo.

Nội dung 6, tuần 8: Các mạch logic dãy.

Hình thức TCDH	Thời gian, địa điểm	Nội dung chính tuần 8	Mục tiêu cụ thể	Yêu cầu SV chuẩn bị
Lý thuyết	2 Phòng..	<ul style="list-style-type: none"> - Các bộ đếm nhị phân: Đếm nhị phân kiểu nối tiếp (không đồng bộ), đếm nhị phân kiểu song song (đồng bộ). - Mạch đếm nhị phân có mô đun bất kỳ : nguyên lý thiết kế, lập bảng trạng thái, chọn số Trigo. 	<ul style="list-style-type: none"> - Nắm vững được nguyên lý làm việc của mạch đếm nhị phân nối tiếp và song song: Lập bảng trạng thái và nguyên lý thiết kế mạch đếm. - Có kỹ năng thiết kế mạch đếm nối tiếp và song song. 	<ul style="list-style-type: none"> - Đọc tài liệu [1] tr 170-180 Thế nào là mạch đếm nối tiếp, mạch đếm song song? Chọn số Trigo có liên quan tới mô đun đếm như thế nào ?
Thảo luận	2 Phòng..	<ul style="list-style-type: none"> - Mạch đếm nhị phân ngược (trừ xung) 	<ul style="list-style-type: none"> - Nắm vững đ- ọc nguyên lý đếm ngược về bảng trạng thái và thiết kế mạch đếm. - Có kỹ năng vẽ mạch đếm ngược. 	<ul style="list-style-type: none"> - Đọc tài liệu [2] tr 164-167. Thế nào là đếm ngược và nguyên lý thiết kế mạch đếm ngược ?
Tự học	1 Thư viện	Bộ đếm ngược đồng bộ dùng Trigo JK và Trigo đếm T.	<ul style="list-style-type: none"> - Nắm đ- ọc nguyên lý thiết kế bộ đếm ngược đồng bộ. - Có kỹ năng vẽ mạch đếm đồng bộ ngược. 	<ul style="list-style-type: none"> Đọc tài liệu [1]tr 164-168. Thế nào là đếm ngược đồng bộ ?
KT-ĐG	1	Thiết kế mạch đếm theo môđul bất kỳ Môđul 5.	<ul style="list-style-type: none"> - Đánh giá kiến thức và kỹ năng SV về mạch thiết kế mạch đếm theo môđul bất kỳ. Lấy ý kiến phản hồi từ SV 	<ul style="list-style-type: none"> SV chuẩn bị các kiến thức liên quan. Chuẩn bị giấy kiểm tra?
T- vấn	1 VPK	T- vấn về mạch đếm có môđul bất kỳ dùng các loại Trigo khác nhau.	SV nắm vững kiến thức về mạch đếm theo modul bất kỳ, lập bảng chuyển trạng thái các Trigo của bộ đếm.	Các câu hỏi cần giải đáp về bộ đếm theo modul bất kỳ.

Nội dung 6, tuần 9: Các mạch logic dãy (tiếp).

Hình thức TCDH	Thời gian, địa điểm	Nội dung chính tuần 9	Mục tiêu cụ thể	Yêu cầu SV chuẩn bị
Lý thuyết	2 Phòng..	- Mạch đếm nhị phân thuận ngược. - Các mạch ghi dịch.	- Nắm đ- ọc nguyên lý thiết kế các mạch đếm thuận ngược, -Các mạch ghi dịch nối tiếp dịch phải, mạch ghi dịch đồng bộ. - Có kỹ năng thiết kế mạch ghi dịch nối tiếp dịch phải.	- Đọc tài liệu [1] tr 174- 178. - Nguyên lý thiết kế mạch vừa đếm thuận, lại vừa đếm ngược ? các mạch ghi dịch là gì?
Bài tập, thảo luận	3 Phòng..	-Các mạch ghi dịch nối tiếp và song song. -Mạch ghi vừa ghi nối tiếp dịch phải, vừa ghi song song.	- SV nắm đ- ọc các mạch ghi dịch nối tiếp và song song, các mạch vừa ghi nối tiếp dịch phải vừa ghi song song. - Có kỹ năng thiết kế mạch ghi dịch nối tiếp dịch phải vừa ghi song song.	Làm bài tập tài liệu [1] tr 193- Thế nào là mạch ghi dịch nối tiếp và song song? Thiết kế mạch ghi dịch nối tiếp và song song ?
Tự học	1 Thư viện	- Bộ chia tần	-Nắm đ- ọc nguyên lý các mạch chia tần và phương pháp thiết kế mạch chia tần dùng các loại FF. - Có kỹ năng thiết kế mạch chi tần dùng các Trgơ JK, T.	Đọc tài liệu [1] tr 170- 180. Tài liệu [2] tr 160-165. Thế nào là mạch chia tần?
T- vấn	1 VPK	- T- vấn kiến thức về các mạch ghi dịch, các bộ chia tần.	SV nắm vững kiến thức về các mạch ghi dịch và mạch chia tần.	Các câu hỏi cần giải đáp.

9. CHÍNH SÁCH ĐỐI VỚI HỌC PHẦN:

- Sinh viên phải nghiên cứu trước đề cương chi tiết học phần, chuẩn bị các tài liệu học tập.
- Giảng viên giảng những vấn đề cơ bản, kết hợp thảo luận theo nhóm, lớp. Có những vấn đề giảng viên để cho sinh viên tự nghiên cứu sau đó kiểm tra và sửa chữa chung.
- Giảng viên phân tích, hướng dẫn cách áp dụng lý thuyết, cách vận dụng vào việc làm bài tập, giải bài tập mẫu, sau đó SV tự học theo nhóm để giải quyết các bài tập còn lại.
- Bắt buộc SV phải dự đầy đủ số tiết lên lớp theo quyết định 234 của trường ĐH Hồng Đức: không được nghỉ quá 20% số tiết. Rèn luyện kỹ năng tự ghi bài, học bài, nâng cao khả năng tự học và làm việc theo nhóm.

10. PHƯƠNG PHÁP, HÌNH THỨC KIỂM TRA - ĐÁNH GIÁ KẾT QUẢ HỌC TẬP HỌC PHẦN:

10.1. Kiểm tra- đánh giá thường xuyên:

- Kiểm tra quá trình chuẩn bị bài tập và phần sinh viên tự chuẩn bị ở nhà.
- Kiểm tra đánh giá thường xuyên các tuần bằng nhiều hình thức: Kiểm tra viết, trắc nghiệm, cho điểm khuyến khích sự năng nổ thảo luận của sinh viên trong thảo luận nhóm. Điểm trung bình kiểm tra có trọng số 0,3.

Tiêu chí đánh giá:

Mức	Nội dung đánh giá (áp dụng theo các mức sau)	Điểm
1	Có chuẩn bị bài và làm bài tập ở nhà: Nhớ, trình bày đúng yêu cầu đề ra.	5-6,5
2	- Nhớ, trình bày đúng yêu cầu - Biết cách vận dụng giải các bài toán thực tế, nhưng chưa hoàn thiện.	7-8,5
3	- Nhớ, trình bày đúng yêu cầu. - Biết cách vận dụng giải quyết tốt các bài toán thực tế và hoàn thiện vẽ mạch điện ứng dụng.	9-10
4	Không đạt tiêu chí trên	< 5

10.2. Kiểm tra đánh giá giữa kỳ:

- Kiểm tra đánh giá giữa kỳ: 1 bài kiểm tra viết/ tuần 8/ 1 tiết. Điểm của bài kiểm tra có trọng số 0,2.

- Tiêu chí đánh giá:

Mức	Nội dung đánh giá (áp dụng theo các mức sau)	Điểm
1	Có chuẩn bị bài và làm bài tập ở nhà: Nhớ, trình bày đúng yêu cầu đề ra.	5-6,5
2	- Nhớ, trình bày đúng yêu cầu - Biết cách vận dụng giải các bài toán thực tế, nhưng chưa hoàn thiện.	7-8,5
3	- Nhớ, trình bày đúng yêu cầu.	9-10

	- Biết cách vận dụng giải quyết tốt các bài toán thực tế và hoàn thiện vẽ mạch điện ứng dụng.	
4	Không đạt tiêu chí trên	< 5

10.3. Kiểm tra đánh giá cuối kỳ:

- Hình thức: Thi viết (tự luận).
- Thời gian: 90 phút.
- Phòng thi viết do phòng Đào tạo xếp.
- Trọng số: 0,5.
- Tiêu chí đánh giá:

Mức	Nội dung đánh giá (áp dụng theo các mức sau)	Điểm
1	Có chuẩn bị bài và làm bài tập ở nhà: Nhớ, trình bày đúng yêu cầu đề ra.	5-6,5
2	- Nhớ, trình bày đúng yêu cầu - Biết cách vận dụng giải các bài toán thực tế, nhưng chưa hoàn thiện.	7-8,5
3	- Nhớ, trình bày đúng yêu cầu. - Biết cách vận dụng giải quyết tốt các bài toán thực tế và hoàn thiện vẽ mạch điện ứng dụng.	9-10
4	Không đạt tiêu chí trên	< 5

10.4. Lịch thi kiểm tra:

- Kiểm tra giữa kỳ: tuần thứ 5.
- Kiểm tra cuối kỳ: sau 13 tuần.
- Lịch thi: Do phòng Đào tạo xếp.

11. CÁC YÊU CẦU KHÁC:

- Bố trí lịch học, thời gian học theo lịch trình cụ thể (mục 8.2).
- Giờ lý thuyết bố trí học tại phòng học chức năng.
- Giờ thực hành, thí nghiệm bố trí tại Xưởng Thực Hành. Thí nghiệm theo nhóm/lớp. Mỗi nhóm không quá 25 sinh viên.

Thanh Hoá, ngày tháng năm 2021

TRƯỞNG KHOA

Nguyễn Văn Dũng

TRƯỞNG BỘ MÔN

Trần Hùng Cường

GIẢNG VIÊN

Phạm Thị Hà

